

IMAGE PICKUP DEVICE

Patent Number: JP5007332

Publication date: 1993-01-14

Inventor(s): KONDO MAKOTO

Applicant(s): CANON INC

Requested Patent: JP5007332

Application Number: JP19910148441 19910620

Priority Number(s):

IPC Classification: H04N5/235

EC Classification:

Equivalents:

Abstract

PURPOSE: To make it unnecessary to provide a sensor used exclusively for photometry, and to simplify configuration, and to follow the variation of subject luminance after starting exposure in an image pickup device provided with an image pickup element.

CONSTITUTION: A part or the whole of picture information obtained by the image pickup element 3 during an exposure period is read out repeatedly by a DSP 8, and exposure quantity is measured by integrating this read information by an intergration circuit 10. Besides, this integrated value is compared with the contents of a register 11 by a comparator 12, and when it becomes over a prescribed level, integrating operation is stopped.

Data supplied from the esp@cenettest database - I2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-7332

(43)公開日 平成5年(1993)1月14日

(51)Int.Cl.⁵
H 0 4 N 5/235

識別記号 庁内整理番号
9187-5C

F I

技術表示箇所

審査請求 未請求 請求項の数2(全18頁)

(21)出願番号 特願平3-148441

(22)出願日 平成3年(1991)6月20日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 近藤 真

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

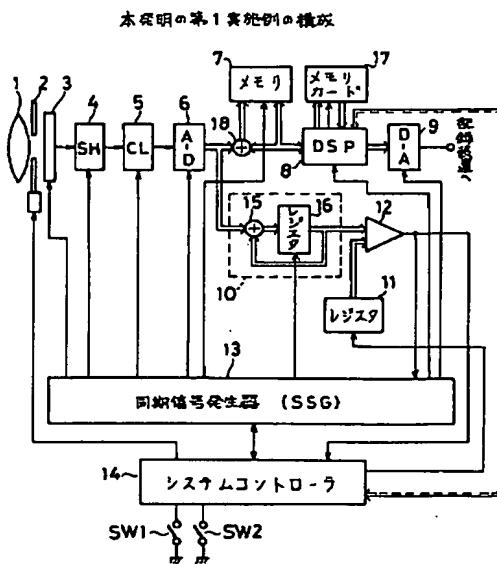
(74)代理人 弁理士 丹羽 宏之 (外1名)

(54)【発明の名称】撮像装置

(57)【要約】

【目的】撮像素子を備えた撮像装置において、測光専用のセンサを設ける必要がなく、構成が簡単で、また露光開始後の被写体輝度の変化に追従できるようにする。

【構成】露光期間中に撮像素子3により得られた画像情報の一部あるいは全部をDSP8により繰り返し読み出し、その読み出した情報を積分回路10により積分して露光量を測定する。また、その積分値をコンパレータ12でレジスタ11の内容と比較し、所定レベル以上となったら積分動作を停止させる。



1

【特許請求の範囲】

【請求項1】 被写体像が結像する撮像手段と、露光期間中にこの撮像手段により得られた画像情報の一部あるいは全部を繰り返し読み出す読出手段と、その画像情報を露光期間中に積分して露光量を測定する測定手段とを備えたことを特徴とする撮像装置。

【請求項2】 前記測定手段による測定値が所定レベルとなった場合に該測定手段の積分動作を停止させ、その積分情報を画像情報として処理する処理手段を有していることを特徴とする請求項1記載の撮像装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、特に撮像手段の出力情報から適正露光量を決定するようにした撮像装置に関するものである。

【0002】

【従来の技術】 図12は撮像センサとして固体撮像素子を備えた従来の撮像装置の概略構成を示すブロック図である。同図中、1は撮像光学系で、被写体からの撮像光は、この光学系1を通り、絞り2を経てセンサである撮像素子3に導かれ、ここで電気信号に変換される。この電気信号に変換された画像情報は、サンプルアンドホールド(SH)回路4及びクランプ(CL)回路5を経てA-D(アナログ-デジタル)変換器6に入力され、ここでデジタル信号に変換された後、メモリ7に格納される。デジタル信号処理(DSP)回路8はこのメモリ7に格納された画像情報を読み出して所定の信号処理を行い、D-A(デジタル-アナログ)変換器9に送出する。そして、このD-A変換器9でアナログ信号に戻された画像情報は図外の記録装置へ送出され、ビデオ信号として記録される。その際、上記撮像素子3以後の各部は同期信号発生器(SSG)30からのタイミング信号に従って動作し、またこの同期信号発生器30と絞り2及び測光センサ31はシステムコントローラ32によって制御される。

【0003】 ここで、上記の撮像装置は専用の測光センサ31を備えており、この測光センサ31によって被写体の輝度を測定し、その測定結果を基に適正な絞り2の開度及び撮像素子3における信号電荷の蓄積時間をシステムコントローラ32で演算している。そして、その演算値に従って絞り2をシステムコントローラ32で制御すると共に、撮像素子3を同期信号発生器30を介してシステムコントローラ32により制御している。これにより、適正な露光量下で良好な被写体の画像を得ることができる。

【0004】 なお、上記撮像装置は測光用のセンサを別に設けた例であるが、最近では露光前に撮像用のセンサ(撮像素子)の信号を繰り返し読み出しながら積分し、その結果をシステムコントローラで判断して適正な絞り値及び電荷の蓄積時間を演算することが提案されてい

2

る。例えば特開平1-320872号公報、特開平1-320876号公報等に示されている通りである。

【0005】

【発明が解決しようとする課題】 しかしながら、上記のような従来の撮像装置にあっては、通常測光専用のセンサが必要になり、このため、測光用と撮像用とで異なるセンサの感度差、受光角と画角の差、分光感度の差等を補正する調整手段が必要となり、構成が複雑で高価なものになると共に、測光用のセンサの取付スペースが必要で、装置が大きくなるという問題点があった。また、撮像用のセンサで測光用のセンサを兼用する場合には、該センサにより測光を行い、絞り値及びセンサの電荷蓄積時間を決定してから露光を行うため、測光時と露光時の被写体輝度の差には全く対応できず、露光開始後に撮像領域に高輝度の被写体が入りしたり、被写体が発光体で点滅等の変化をしている場合には、センサでの信号電荷のオーバーフローによるブルーミングが生じるなど、単に露出が多少オーバーになるかアンダーになる以外の問題が生じる虞がある。

【0006】 本発明は、上記のような問題点に着目してなされたもので、測光用の専用のセンサを設ける必要がなく、構成が簡単で、低コスト化及び小形化を図ることができ、また露光開始後の被写体輝度の変化に追従でき、常に適正な被写体画像が得られる撮像装置を提供することを目的としている。

【0007】

【課題を解決するための手段】 本発明の撮像装置は、被写体像が結像する撮像手段と、露光期間中にこの撮像手段により得られた画像情報の一部あるいは全部を繰り返し読み出す読出手段と、その画像情報を露光期間中に積分して露光量を測定する測定手段とを備えたものであり、また前記測定手段による測定値が所定レベルとなつた場合に該測定手段の積分動作を停止させ、その積分情報を画像情報として処理する処理手段を備えたものである。

【0008】

【作用】 本発明の撮像装置においては、露光期間中に撮像手段により得られた画像情報の一部あるいは全部が繰り返し読み出され、測定手段によりその画像情報が同露光期間中に積分されて露光量が測定される。

【0009】

【実施例】 図1は本発明の第1実施例による撮像装置の構成を示すブロック図であり、図12と同一符号は同一構成部分を示している。図において、1は撮像光学系、2は撮像光の入射光量を制御するアクチュエータ付きの絞り、3は被写体が結像する撮像素子(撮像手段)で、撮像光学系1及び絞り2を経て入射した被写体からの撮像光を電気信号に光電変換する。4は撮像素子3から出力された画像信号(画像情報)をサンプリングするサンプルアンドホールド回路(以下SH回路という)で、画

3

像信号からリセットパルスを除去する。5は画像信号の直流レベルを固定するクランプ回路、6はアナログ画像信号をデジタル信号に変換するA-D変換器、7はデジタル信号に変換された画像信号を一時記憶するメモリ、8はメモリ7に格納された画像信号を読み出しながら種々の画像処理を行うデジタル信号処理回路（以下DSPという）で、フィルタリング、強調、圧縮等の処理を行い、またメモリカード17にその画像信号を書き込んだり、このメモリカード17から画像信号を読み出す処理（メモリのモード制御及びアドレス制御等を含む）を行う。9はメモリ7あるいはメモリカード17から読み出されてDSP8により処理された画像信号をアナログ信号に変換するD-A変換器で、アナログ信号に変換された画像信号は図外の記録装置へ送出され、ビデオ信号として記録される。

【0010】また、10は上記デジタル信号に変換された画像信号を積分する積分回路で、加算器15及びこの加算器15の出力をラッチするレジスタ16から構成されている。11はシステムコントローラ（以下シスコンという）14から与えられたデータを保持するレジスタで、シスコン14は絞り2、同期信号発生器（以下SSGという）13及びDSP8を制御すると共に、その制御情報としてDSP8から画像信号に関する情報、DSP8のステータス情報、SSG13のステータス情報などを取り込む。またSSG13は、撮像素子3、SH回路4、クランプ回路5、A-D変換器6、メモリ7、DSP8、D-A変換器9及び積分回路10のレジスタ16に画像信号の読み出し及び処理に必要なタイミング信号（クロックパルス）を供給する。12は積分回路10の出力（積分値）とレジスタ11の内容を比較するコンバレータ、18はメモリ7内のデータと撮像素子3からのデータを加算する加算器、SW1は不図示のレリーズ釦の第1ストロークでONとなるスイッチ、SW2はその第2ストロークでONとなるスイッチである。

【0011】なお、上記DSP8は露光期間中に撮像素子3により得られた画像信号の一部あるいは全部を繰り返し読み出す手段を構成し、積分回路10はその画像情報を露光期間中に積分して露光量を測定する測定手段を構成している。また、シスコン14は上記積分回路10による測光値（積分値）がレジスタ11に格納されているデータと同じ所定レベルになった場合にその積分回路10の積分動作を停止させ、その積分情報を画像情報として処理する処理手段を構成している。また、図1の信号ラインの中で、太線（二重線）は並列デジタルライン、破線と実線（細線）の組合せはデジタルデータライン、細線（実線）は制御ラインをそれぞれ示している。

【0012】次に、図2～図5のフローチャートを参照しながら上記構成の撮像装置の動作について説明する。図2は初期動作のフローチャート、図3～図5は通常の

50

4

撮像動作のフローチャートを示し、A～Fの同一符号間は互いに接続されているものとする。なお、このフローチャートの動作はシスコン14によって制御されるものである。

【0013】システムの主電源（図示せず）が投入されると、シスコン14が起動される。そして、シスコン14は起動後まず自らの内部の状態（レジスタやカウンタ等）を初期化する（S1）。その初期化の動作の内には、スイッチSW1による外部割込みのための条件設定も含まれる（S2）。次にこれらの処理の後、シスコン14は消費電力削減のため外部割込みの待機モード（スリープ）に入る。

【0014】この状態で、スイッチSW1がONされると、シスコン14のハードウェアによって外部割込み時の処理ルーチンが起動される。このルーチンでは、まず再度の割込みを禁止し（S3）、この割込みがスイッチSW1のONによるものかを確認する（S4）。この時、スイッチSW1によるものでなかった場合（例えばノイズ等によるものが考えられる）には、再び外部割込みの条件を設定し、スリープモードに入る（S5）。しかし、スイッチSW1がONになっていた時には、SSG13、DSP8、SH回路4、クランプ回路5及びA-D変換器6に電源を投入し、SSG13の原発振を開始させる（S6）。

【0015】次に、SSG13とDSP8を測光動作をするモードに設定する（S7、S8）。また、光学系の絞り2の値とSSG13により制御される撮像素子3での積分時間を設定する（S9、S10）。そして、これらの準備設定動作の後、撮像素子3にそれまで溜った不要電荷をクリア（除去）し（S11）、撮像素子3の画像信号を読み出しながら積分を開始する（S12）。この時、積分時間はSSG13により制御され、設定された時間だけ露光すると、撮像素子3から画像信号が読み出され、DSP8内で必要部分だけデジタル値で積分（加算）される。シスコン14は、DSP8から上記必要部分の加算結果のみ（例えば画素毎の8ビットのデータの加算結果を画素数で割った8ビットの平均値）を受け取り、その結果によって露光量が適正か否かを判断する（S13、S21）。

【0016】すなわち、まず光量がある値より大か否かによって光量過大かどうかの判断を行い（S13）、次にその光量が上記S13での判断の時と異なるある値より小か否かによって光量過少かどうかの判断をする（S21）。

【0017】なお、S13で光量過大であると判断した場合には、最小積分時間が否かを判別する（S14）。この時、最小積分時間でなければ積算積分時間をリセットし（S15）、積分時間を再設定する（S16）。また最小積分時間であれば最小絞りか否かを判別し（S17）、そうでなければ絞り込み制御をした後（S18）

8)、積算積分時間をリセットする(S19)。また最小絞りであれば、高輝度警告表示を行う(S20)。

【0018】そして、上記S13、S21において、光量が過大でも過少でもない場合には適正であるとみなし、この時の光学系の絞り値と積分時間とあらかじめデータ入力されている撮像素子3の感度とから被写体輝度を演算し、この値に対してあらかじめ定められた絞り値と積分時間(撮像時の露光時間)との組合せを撮像時のために記憶しておく(S28)。そして、S13において露光量過大ではなく、S21において光量過少であると判断された場合には、絞りが開放か否かを確認し(S22)、開放でなければ光量を増すために絞りを開け(S23)、過去の積分時間を新絞り値に対応するように換算する(S24)。また、絞りが開放でこれ以上絞りを開けられない場合には、最大積分時間か否かを確認してから(S34)積分時間を長くするように再設定(S26)し、絞りが開放でかつ露光時の積分時間の最大値に相当する時間積分した場合には、その撮像装置の撮影可能領域を越えている旨の警告表示、つまり低輝度警告表示を行う(S27)。

【0019】ここで、図3及び図4の測光のループ(S11～S34)中で絞りと積分時間の調整はこのステップ順序に限られるものではないが、この例では測光のループの1サイクルの時間を短くするために、明るすぎる場合はまず積分時間を短縮し、最短積分時間になった後に絞りを閉じるようにし、逆に暗すぎる場合はまず絞りを開け、開放になった後に積分時間を延長するようにしている。また、測光時の最長積分時間は撮像時の最長積分時間より短くした方がよいことは言うまでもないが、この場合、測光時の積分時間が撮像時の積分時間より短くしたことによる感度低下は、信号処理系の利得増加、DSP8内部での平均値を求める時の係数の増加(加算結果を画素数で割らずにより小さい数で割る)等の方法で補うことができる。またこの時、画素を得る目的ではないので、S/N比は問題にならない(積分するので1画素だけの時よりS/N比は改善される)。さらに、S24で過去の積分時間を新絞り値に対応するように換算しているのは、暗すぎる場合に上述の測光のループ1サイクルで積分した光量の値を無駄にせず、次のサイクルでの積分値を加えるようにするための処理である。したがって、被写体が明るい場合には上記測光ループの1サイクル毎に積分時間を測定する(そのためにS15、S19で積算積分時間をリセットしている)が、被写体が暗い場合には積分時間は1サイクル毎にリセットせずに毎回積算するようになっている。

【0020】また、これらの測光サイクル中の絞りの開閉や積分時間の伸縮は、前回の測光サイクル時の積分値や積算積分値に応じて(単に1つの値との大小比較のみでなく)、開閉や伸縮の度合いを変化させる方がよい結果が得られる。例えば、前回までの積算積分値が適正

レベルにわずかに不足する場合は、絞りを1段(1EV)開くと共に積分時間を1/2にしたり、前回までの積算積分値で適正レベルに著しく不足(あるいは過剰)する場合は、絞りを開放し(絞り込み)、かつ積分時間も延長(短縮)することができる。

【0021】そして、これらの測光ループの処理の結果、適正光量が得られる絞り値と積分時間(換言すれば被写体の輝度値)が決定できたら、その結果から上述のように撮像時の絞りと積分時間を演算して記憶し(S28)、その後スイッチSW2のON/OFFを調べる(S29)。この時、スイッチSW2がONになつていれば図5のS35以降の撮像処理に移行するが、スイッチSW2がOFFの場合には、絞り開放に対して適正露光を与える積分時間を演算し(S30)、絞りを開放に設定する(S31)。その後、積分時間を上記S30で演算した積分時間に再設定し(S32)、積算積分時間(暗い場合のために複数サイクル測光ループをまわった時の総積分時間を計るカウンタ)をリセットして(S33)、スイッチSW1のON/OFFを調べる(S34)。

この時、スイッチSW1がONであれば上記測光ループの始めに戻るが、スイッチSW1がOFFの場合には、再度の割込み条件を設定してスリープモードに戻る。なお、上記S30での演算結果、絞りを開放した時に最短積分時間を下まわってしまうような明るい場合には、積分時間を最短積分時間にするような絞り値に絞りを設定することは言うまでもない。そして、このスイッチSW1がONで、スイッチSW2がOFFの間は、このループを繰り返す。

【0022】また、この実施例では、適正露光が得られないような被写体輝度の場合には撮像できないように構成されているが、例えば暗すぎる場合には絞り開放でかつ最長露出時間で撮像し、明るすぎる場合には最小絞りと最短積分時間で撮像するように構成することも容易である。

【0023】上記のループの中で、適正露光を与える撮像時の絞りと積分時間の組み合わせを得た後で、スイッチSW2がONであることを検出した(S29)時は、上述の撮像処理に移行する。この時、図5に示すように、まず、S28で演算した絞りに設定し(S35)、SSG13とDSP8を撮像モードに設定する(S36、S37)。そして、これらの撮像準備が整った後、SSG13を制御し、撮像素子3内の不要電荷を除去(クリア)して撮像のための露光を開始する(S38)。その後、撮像素子3の画像信号の一部を読み出して積分した値とあらかじめレジスタ11に設定された適正露光値との比較結果をモニタし、積分値が適正露光量に達したか否かを判別する(S39)。そして、適正露光量に達し、かつ撮像時の最大積分時間になったら(S40)、SSG13に露光終了の信号を出力させ、メモリ7への読み出し開始を指示する(S41)。なお、こ

の間の撮像素子3に対する一部画素情報の読み出しや読み出した画素情報のメモリ7の対応するアドレスへの書き込み及び積分回路10での光量の積分のタイミング制御はSSG13が司るが、この部分については後に詳述する。

【0024】上記メモリ7への画像信号の書き込みが終了したら、DSP8はこのメモリ7から画像データを読み出しながら、フィルタリング、エッジ強調、圧縮等の画像処理を行うと同時に、メモリカード17に処理した信号を書き込む(S42)。その際、メモリ7から信号を読み出す処理は、撮像素子3からの読み出し及びメモリ7への書き込みを完了する前に既にメモリ7へ書き込みを完了した領域から読み出しを開始してもよい。そして、メモリカード17に画像信号を記憶し終った後に、メモリカード17の書き込み済のメモリエリアのアドレスを該メモリカード17に記録して(S43)、撮像処理を終了する。

【0025】ここで、メモリカード17の内書き込み済のメモリエリアのアドレスをメモリカード17に記録するのは、記録済のエリア上に他のデータを二重記録して先の記録データを失うことを防ぐためであり、したがって、書き込み済メモリエリアのアドレスを記録する以外にも、例えばメモリエリアの記録順序が固定されている場合には、次回記録する時の書き込みアドレスを記録しておいてよい。また、先の例(書き込み済のメモリエリアのアドレスを記録する)とは逆に、書き込み可能なメモリエリアのアドレスを記録してもよい。さらに、書き込み可能なメモリエリアと書き込み済のメモリエリアの内小さい方のアドレスを記録すると共に、そのアドレスが書き込み済なのか、書き込み可能なのかを示すフラグを記録するようにしてよい。

【0026】上述の撮像処理が済むと、スイッチSW2がOFFになるのをまって次の撮像準備動作(測光ループ)に戻る(S44)。但し、スイッチSW1もOFFになっている時には割込みを待つ条件を設定してスリープモードに入る(S45)。なお、ここでは撮像を1コマづつ行うものとして、スイッチSW2のOFFをまって次の撮像の準備動作に移る例を示したが、いわゆる連写モードを有した撮像装置の場合には、スイッチSW2がONになっている間撮像モードを繰り返す構成も可能である。

【0027】次に、前述した撮像開始から撮像終了の検出及び画像信号の読み出しの開始までのタイミング制御について、図6及び図7を用いて詳述する。図6は撮像素子3の撮像部(光電変換部)を模式的に示したもので、116a, b, ……f, g……に代表される小さな四角形が1単位の画素である。101, 102, ……115, 116……126, 127は上述の画素で構成される走査線、Xで示される領域は撮像素子3の黒レベルの基準を与るために画素の上を遮光したオプティカル

ブラック領域である。なお、この例では水平方向の有効画素数30、垂直方向の有効画素数22.5の場合を示しているが、実際にはテレビジョン方式によって必要な画素数が異なる。

【0028】また、図7はメモリ7の内部におけるアドレスの割り付け例を模式的に示したものである。このメモリ7の大きさは、ちょうど図6の撮像素子3の有効画素のデータが入るだけの大きさになっている。そして、図示のように、例えば垂直アドレス11D、水平アドレス11Dの部分が図6の画素116gのデータ(明るさに対応したデジタル値)を記憶するようにあらかじめ割り付けられている。同様に、図6の画素116hは、垂直アドレス11D、水平アドレス2D、画素116iは垂直アドレス11D、水平アドレス3Dに割り付けられている。なお、ここでは水平アドレスと垂直アドレスを独立に設定できるように構成しているが、一次元のアドレス構成であっても、三次元以上のアドレス構成であっても、ランダムアクセスが可能であればどのようなものでもかまわない。

【0029】上記図6に示された撮像素子3と図7に示されたメモリ7とこれらに対応するSSG13とを有した図1の撮像装置における前述の露光動作についてまず説明する。露光開始は、撮像素子3内に溜った不要な電荷の除去から始まるが、具体的には、撮像素子3がMOSセンサであれば各画素のリセット、CCDであればOFDへの電荷の掃き出しから始まる。この動作は、SSG13から必要なクロックパルスを撮像素子3に供給することで行われる。そして、撮像素子3のクリア(電荷の除去)が終了した時から、SSG13は撮像素子3及びその後の信号処理系及びメモリ7にタイミング信号を出し、撮像素子3の画素の内特に115と116の走査線のみの画素の画像信号を繰り返し読み出す。

【0030】次に、上記撮像素子3から読み出した画像信号からSH回路4で不要なリセットパルス等を除去し、オプティカルブラック部(115a～f, 116a～f)をクランプ回路5でクランプした後、A-D変換器6でデジタル信号に変換する。そして、このデジタル信号を積分回路10とメモリ7に導く。この時、メモリ7においては、図6に示したようなアドレスにオプティカルブラック部を除いた形で、その時の該当アドレスに既に記憶されている値と加算器18で加算した後、同一アドレスに再び記憶する。また、積分回路10においても、オプティカルブラック部分が入力されている間はレジスタ16にデータを取り込まないように構成されており、有効画素部のみを積分することができるようになっている。したがって、この例では積分回路10において1回の読み出しにより60画素分の画素データを加算することになる。

【0031】上記処理(60画素分の画素データの積分)によって、撮像素子3に照射された光の積分が行わ

れ、その値が撮像素子3の画素及び信号処理系のダイナミックレンジに対して適正なレベルになったか否かをコンパレータ12により判定する。したがって、コンパレータ12で比較するレジスタ11の値は、この例では1画素当たりの適正レベルの60倍（積分する画素の個数に対応する倍数）の値に設定されている。この値は、撮像動作の開始前の測光中の情報によって可変するようにしてもよい（例えば撮像中の積分領域の輝度の全撮像領域の輝度の平均値からの偏差によって変化させる等）。

【0032】また、この例のように走査線単位で画像信号を読み出すことは、MOSセンサでは容易であるが、CCDでは特殊な構造とすることが必要である（例えば画素毎に垂直軸送路へのシフトゲートをもつFETセンサ等）。逆に、MOSセンサの場合、画像信号の読み出しが走査線毎に可能であるため、走査線単位での部分読み出しが容易である。しかしMOSセンサの場合、撮像素子のクリア時（露光開始時）に読み出す際の読み出しタイミングが走査線毎にずれることを考慮して、クリアのタイミングを走査線毎にずらさなければ露光ムラが生じる。

【0033】さらに、この例ではレジスタ16の出力を直接コンパレータ12に入力しているが、その間にゲートを設けて、1回の走査読み出し（この例では60画素単位）が完了した時にコンパレータ12での比較動作を行わせるように構成してもよい。また、レジスタ11に積分する画素数倍にした適正露光値を設定するのではなく、レジスタ16の出力とコンパレータ12の間（加算器15への帰還回路には影響を与えない位置）に画素数分の1にする係数器を介在させても同じ効果が得られる。

【0034】このようにして、コンパレータ12での比較結果から参照画素（読み出し積分する画素でこの例では走査線40, 41内の有効部分の60画素）に照射された光量の積分値が適正になったと判断したら、SSG13からの信号によって積分動作（参照画素からの読み出し積分）を停止させ、直ちに読み出し動作に入る。この読み出し動作は、通常の読み出し動作と同様、走査線毎にサンプリング、クランプ及びA-D変換をして順次メモリ7の画素毎にあらかじめ定められたアドレスに記憶していく。特に、参照画素においては、書き込むべきアドレスに既に記憶されている値と加算して、同じアドレスに再び記憶する（但し全画素において加算して記憶しても何ら問題がないことは明らかである）。

【0035】以上の動作によって、適正露光の画素信号がメモリ7に取り込むことができることになる。その際、上記参照画素は全撮像領域の一部としたが、これは現在得られる撮像素子や信号処理系の回路で上述の構成を実現しようとした場合、読み出し速度や信号処理速度に限界があるためであり、撮像素子等の速度が充分速ければ、全領域を参照画素にすることもできる。この場

合、画素のアドレスによって積分回路10への入力のデータに重み付をすることにより、測光感度分布を変化させることができる。

【0036】次に、図8と図9のタイミングチャートを用いてMOSセンサを用いた場合の撮像素子3のクリア及び読み出し動作のシーケンスについて説明する。図8は1走査線のクリア及び通常の走査線の読み出しに要する時間と画像信号の積分のために1走査線を読み出す時間とが異なる場合であり、走査線を図6の上から下へ順に読み出す場合を示している。この場合、まず図8の(a)に示すように、走査線101, 102, ……127までクリア動作を行い、積分する走査線115のクリアが終了すると、図8の(b)のように直ちに走査線115の読み出し動作を行う。次に、走査線116のクリア動作が終了したら、走査線116の読み出し動作を行う。以降、走査線115, 116の読み出し動作を続けて行う。この時読み出された画像情報は、画像毎にメモリ7の中に対応するアドレスに積算されると共に、積分回路10によって走査線115, 116の全有効画素の情報が積分される。

【0037】積分された値をアナログ的に表示したものが図8の(d)であり、時間経過に伴って積分値が増加していく様子がわかる。そして、この積分値が図8の(c)に示すレジスタ11の内容より大きくなると、コンパレータ12の出力は図8の(e)のように反転し、SSG13は積分用高速読出モードから通常読出モードに切り替わり、図8の(b)のようにクリア時と同じ順序で画面の上から読み出しを開始する。ここで、走査線115と116だけは露光期間（積分期間）に先に読み出された光量に相当するデータがあるので、通常読み出し時にも少なくとも走査線115と116の部分だけは、前述のようにメモリ7の中の走査線115, 116の画素に対応するアドレスに既に存在するデータと加算してから再び同じアドレスに記憶される。

【0038】図9は図8のタイミングチャートの動作を改善した動作を示したものである。すなわち、図8のタイミングでは、まずクリア動作を走査線101, 102から始めているので、撮像素子3の上の走査線が露光を始めてから積分用画素を含む走査線115, 116が実際に露光（積分）を開始するまでにタイムラグつまり露光時間の誤差が生じてしまう。これは、被写体の輝度が極端に高い時の問題であり（被写体輝度がそれほど高くない時には無視できる程度になる）、スイッチSW1のみがONの間に測定した被写体輝度等の情報によって補正することも容易ではあるが、この誤差を初めから生じさせないようにしたのが図9の例である。但し、全画素が一時にクリアでき、画素毎あるいは走査線毎に読み出しが可能なセンサではこの問題は生じない。

【0039】図9のタイミングチャートからわかる通り、この例では、図9の(a), (b)に示すように積

分用画素を含んだ走査線115, 116からクリア動作及び通常検出動作を始めている。このため、積分（測光）は最初から行うことができ、したがって上述の誤差は初めから避けることができる。図9の（c）はレジスター11の内容、（d）は積分値、（e）はモードの切替えをそれぞれ示している。また、この例でも積分時の読み出し速度を図8と同様に高速にしてもよいことは明らかである。

【0040】以上のように、少なくとも1フィールドあるいは1フレームの画像情報を記憶するメモリ7を設け、露光期間中に撮像素子3の画像情報の一部あるいは全部を繰り返し読み出して、前回読み出した画像情報の中で対応する位置の情報と加算しながら該メモリ7に記憶すると同時に、その画像情報の値を積分して測光を行っている。すなわち、撮像素子3の一部あるいは全部の画素の光強度に応じた情報を露光期間の途中で読み出し、画素毎にあらかじめ割り付けられたメモリ7のアドレスに、その時までの同一アドレスのメモリ7内の値と加算して再びメモリ7の同一アドレスに記憶する動作を繰り返すと共に、上記読み出した画素の情報を積分することにより、撮像素子3に入射する光量をリアルタイムで測定し、その値（積分値）を利用して適正露光時間を得ている。このため、露光開始後の被写体輝度の変化に追従でき、常に適正な被写体画像を得ることができる。また、測光専用のセンサを設ける必要がなく、構成が簡単になり、低コスト化及び小型化を図ることができる。

【0041】図10は本発明の第2実施例を示す図であり、図1と同一符号は同一構成部分を示している。この実施例は、参照画素のデータを積分する際の同一画像データを画素毎に記憶する高速バッファメモリ19を、露光完了時の読み出用バッファメモリであるメモリ7と別に設け、露光完了後の撮像素子3からの画像信号の読み出し及びメモリ7への書き込み時に、対応する画素のデータと加算器18で加算しながらメモリ7に転送するように構成したものである。すなわち、図6の2走査線分の60画素に相当する容量をもつ高速バッファメモリ19を備え、さらにA-D変換器6とメモリ7との間の加算器19の入力の一方（図1の例ではメモリ7の出力側に接続される方）をこの高速バッファメモリ19の出力側に接続するように構成したものである。

【0042】上記構成による動作は、図1の構成で露光後の読み出し時において、メモリ7内のデータと撮像素子3から読み出されたデータを加算して再びメモリ7に記憶する代りに、高速バッファメモリ19内のデータと撮像素子3から読み出されたデータを加算してメモリ7に記憶することが相違するのみで、図1の実施例と同等の作用効果が得られる。

【0043】図11は本発明の第3実施例を示したものである。図中、20はアナログ積分回路で、積分動作のON/OFFのための開閉器21、該積分回路20のリ

セットのための開閉器22及び積分のためのコンデンサ（蓄電器）23から構成され、図1の積分回路10と同様測定手段を構成している。24はアナログ比較器であるコンパレータ、25はシスコン27の制御によって出力電圧が変化する可変基準電圧源、26はシスコン27の制御により撮像素子3、SH回路4、クランプ回路5、A-D変換器6、メモリ7、DSP8、D-A変換器9及び積分回路20に動作制御用の同期クロックパルス及び動作パルスなどのタイミング信号を出力するSS10Gである。またシスコン27は、絞り2、SSG26、基準電圧源25及びDSP8を制御し、全体として撮像装置としての動作をさせるもので、図1のシスコン14と同様の処理手段を構成している。

【0044】上記のような構成の撮像装置において、スイッチSW1がONされている期間の測光動作は図1の実施例と同様であるので省略する。したがって、シスコンが適正露光を与える撮像時の絞りと積分時間の組み合わせを決定し終り、スイッチSW2がONされていると判断した後の処理動作について述べる。

【0045】図1の実施例と同様、撮像素子3のクリア動作から露光が開始されるが、この露光が開始されると、SSG26の信号により撮像素子3から図6の141, 142の走査線のみの画像信号が繰り返し高速で読み出される。そして、この信号をSH回路4でサンプルホールドし、クランプ回路5でクランプした後、該信号の有効部分のみ（ブランディング期間を除く）を開閉器21を介して積分用のコンデンサ23に送出する。同時に、この信号をA-D変換器6でA-D変換し、そのデジタルデータを加算器19を経由してメモリ7内のあらかじめ割り付けられたアドレスに既に記憶されているデータと加算して再び同じアドレスに記憶させる。そして、撮像素子3からの特定の走査線の信号の読み出しからメモリ7への書き込みまでの処理を可能な限りの高速で繰り返しながらコンデンサ23に蓄積された電位をコンパレータ24で比較する。この時、コンデンサ23の電位が基準電圧源25の出力値を越えると、コンパレータ24は出力を反転し、この出力を受けてSSG26は露光量積分のための撮像素子3からの信号（一部）の読み出しを停止し、直ちに画像データ取り込みの40ための全画面の読み出し動作を開始する。

【0046】上記画像データの読み出しのための撮像素子3からの信号読み出し時には、積分回路20、コンパレータ24及び基準電圧源25は不要であるので、開閉器21はOFF、開閉器22はONとして、これら回路の動作を停止する。さらに、撮像素子3から画像信号を読み出すと共に、メモリ7からも対応画素のデータを読み出し、加算器18で加算して、再びメモリ7の対応アドレスの部分に記憶させる。この時、積分画素（この例では走査線115, 116の画素）以外のメモリ7内のデータは0であるので、メモリ7からのデータ読み出し

及び加算器18での加算は省略することも可能である。

【0047】このようにして、メモリ7に記憶した画像データは、再びメモリ7から読み出されながらDSP8で所定の信号処理(γ補正、ニードル(n.e.e)特性調整、ホワイトバランス調整、色差信号の生成、信号のコンポジット化、同期信号の付加、カラーパーストの付加等)が行われ、D-A変換器9によりアナログ化された後、モニタ(EVF)やSVレコーダあるいはその他の記録装置の伝送路に出力される。このような構成であっても、図1及び図10の実施例と同様、露光期間中の露光量を測定でき、簡単な構成で、露光開始後の被写体輝度の変化に追従させることができ、同様の作用効果を得ることができる。

【0048】以上、本発明の各実施例について説明したが、図10の第2実施例と図11の第3実施例を組み合わせることも可能であり、さらにこれらの実施例から発展させて、次の(1)~(6)のように構成することも可能である。

(1) 図1の第1実施例において、積分回路10、加算器18、レジスタ11及びデジタル式のコンパレータ12を独立に設けたが、これらは何れもデジタル処理回路であるので、DSP8と一緒にするか、あるいは1チップで構成することにより、さらにコストダウンを図ることができる。

【0049】(2) メモリ7あるいはメモリ19は完全なランダムアクセスメモリである必要はなく、書き込み、読み出しのスタートアドレスを設定できる FIFOでも実現は可能である。その場合、メモリの規模を縮小させることができる。

【0050】(3) 現状の撮像素子及び信号処理系やメモリの読み出し速度や処理速度は不充分であるため、測光のための積分領域を広くすることは困難である。これらを少しでも解決するために、図6の例のような隣り合った走査線ではなく、何ラインかおきに積分領域を設定することも有効な手段である。

【0051】(4) また当然のことながら、読み出し像素を画素単位で選択できる撮像素子が実現できるならば、測光の積分領域を画素単位で分散することも可能である。

【0052】(5) また本発明では、撮像素子のクリアで露光開始といふいわゆる電子シャッタで構成されているが、機械式シャッタで構成してもよいことは当然である。但し、機械式シャッタの場合、動作の遅れがあるので、積分値と比較して露光完了を検出するレベルをより小さな値にシフトした方が好結果が得られる。

【0053】(6) 撮像素子から信号を読み出す順序についても通常上(空)から下(地面側)へ読み出すのが普通であるが、測光のための積分について考えると、下(地面側)から読み出して下の方(地面より)の走査線を先に露光開始した方が、測光のための積分領域を中央

より下側にすることが多い(空は平均レベルより明るいことが多いのでその影響からのがれるため)ことから、積分開始タイミングが早くなり、より高速の露光時間(積分完了時間)が得られる。また、読み出し順序の逆転は、メモリ7への書き込みの際、メモリ7から読み出す際、あるいはDSP8内部での処理の際またはメモリカード17への書き込みの際に再度反転することで、他の互換性は保てる。

【0054】なお、全ての実施例中、メモリ7、メモリカード17及びメモリ19のクリアについては言及しなかつたが、露光直前(撮像素子のクリアと同時期)にクリアをすればよいことは明らかである。

【0055】

【発明の効果】以上のように、本発明によれば、露光期間中に撮像手段の画像情報の一部あるいは全部を繰り返し読み出す手段を設け、その読み出した画像情報を露光期間中に積分して露光量の測定を行うようにしたため、測光専用のセンサを用いる必要がなく、構成が簡単で低コスト化及び小型化を図ることができ、また露光開始後の被写体輝度の変化に追従でき、常に適正な被写体画像が得られるという効果がある。

【図面の簡単な説明】

【図1】 本発明の第1実施例の構成を示すブロック図

【図2】 図1の撮像装置の初期動作を示すフローチャート

【図3】 図1の撮像装置の処理動作を示すフローチャート

【図4】 図1の撮像装置の処理動作を示すフローチャート

【図5】 図1の撮像装置の処理動作を示すフローチャート

【図6】 撮像素子の撮像部の画素配位置を示す模式図

【図7】 メモリの内部のアドレス割り付け例を示す模式図

【図8】 撮像素子にMOSセンサを用いた場合の動作を示すタイミングチャート

【図9】 図8に示す動作を改善した動作のタイミングチャート

【図10】 本発明の第2実施例の構成を示すブロック図

【図11】 本発明の第3実施例の構成を示すブロック図

【図12】 従来装置の構成を示すブロック図

【符号の説明】

3 撮像素子(撮像手段)

7 メモリ

8 デジタル信号処理回路(読み出手段)

10 積分回路(測定手段)

12 コンパレータ

14 システムコンパレータ(処理手段)

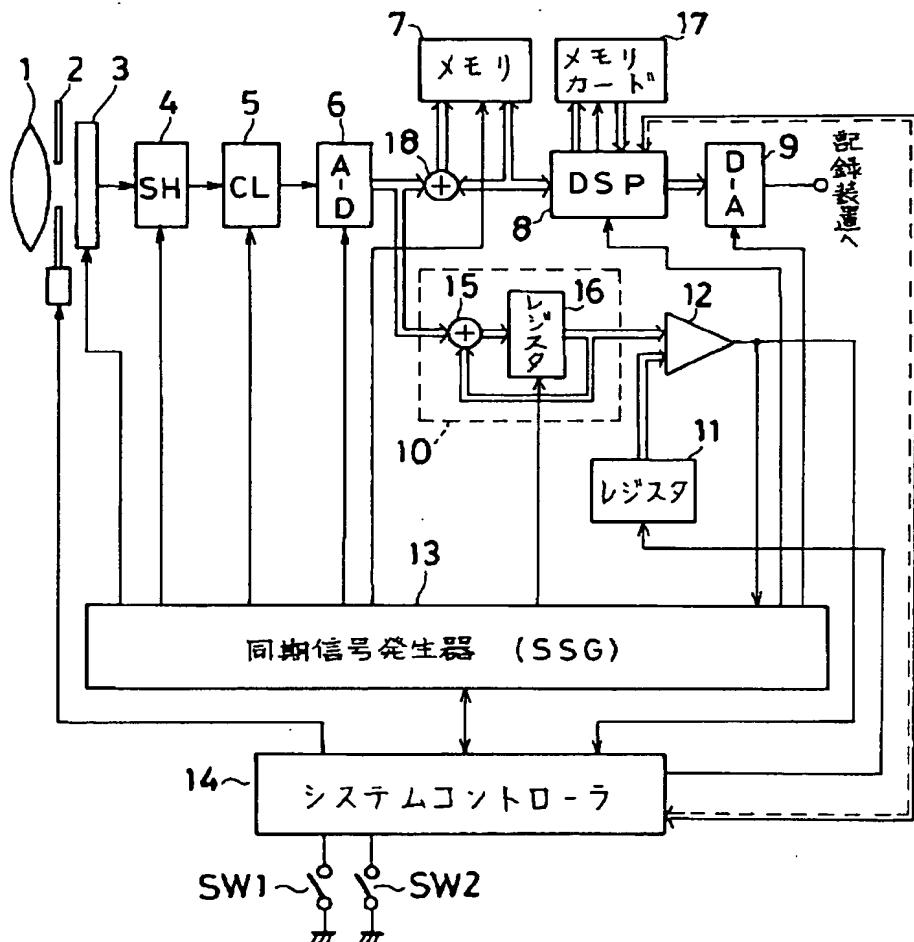
15

27 システムコントローラ (処理手段)

16

[図1]

本発明の第1実施例の構成



3: 摄像手段 (摄像手段)

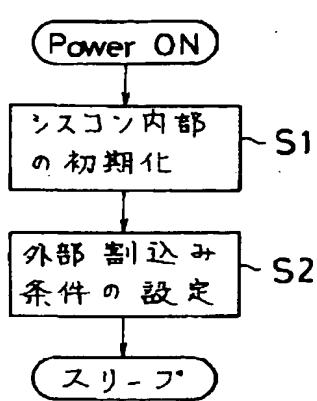
8: デジタル信号処理回路(読み出手段)

10. 精金回路(測定手段)

14: システムコントローラ (処理手段)

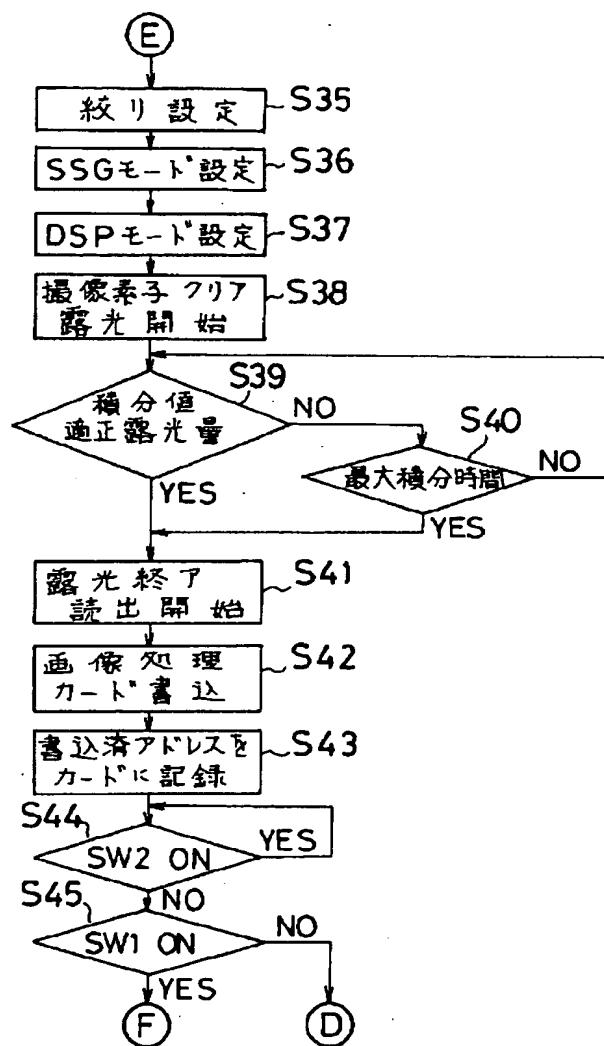
【図2】

図1の撮像装置の初期動作



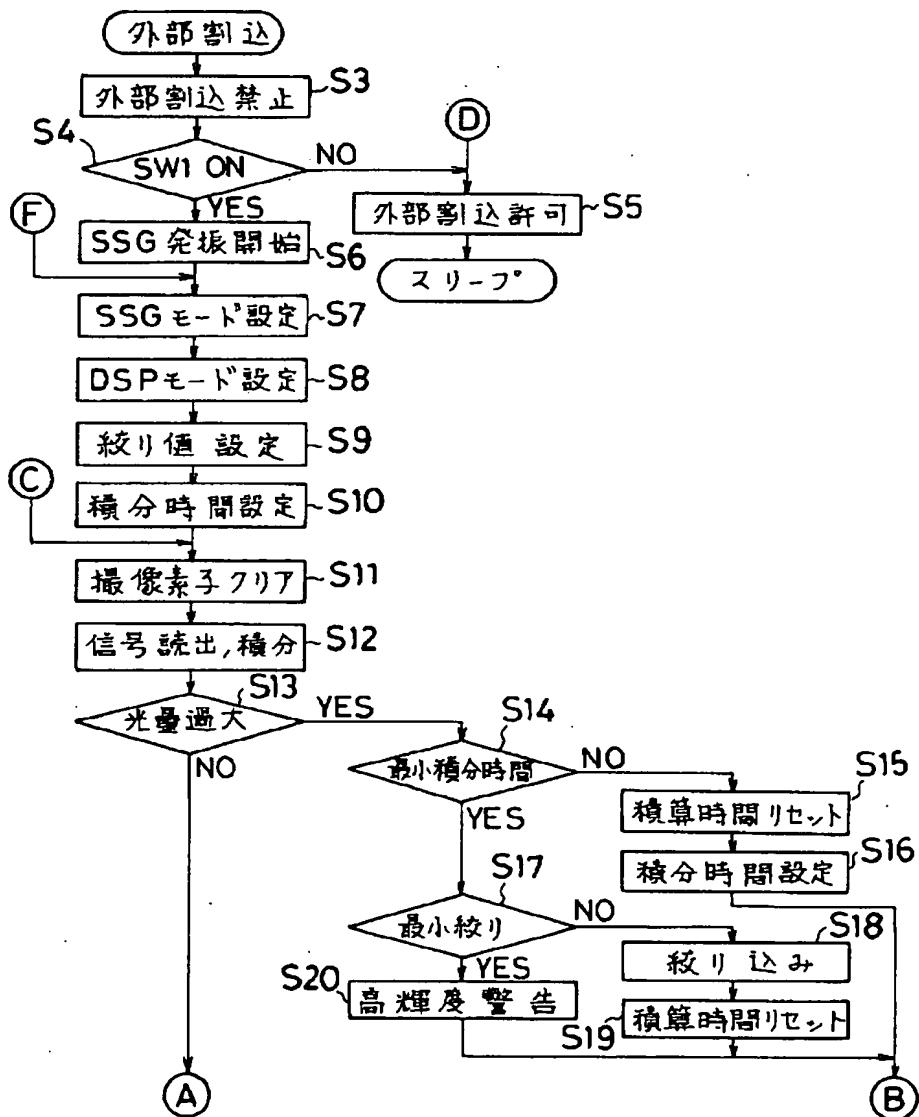
【図5】

図1の撮像装置の処理動作



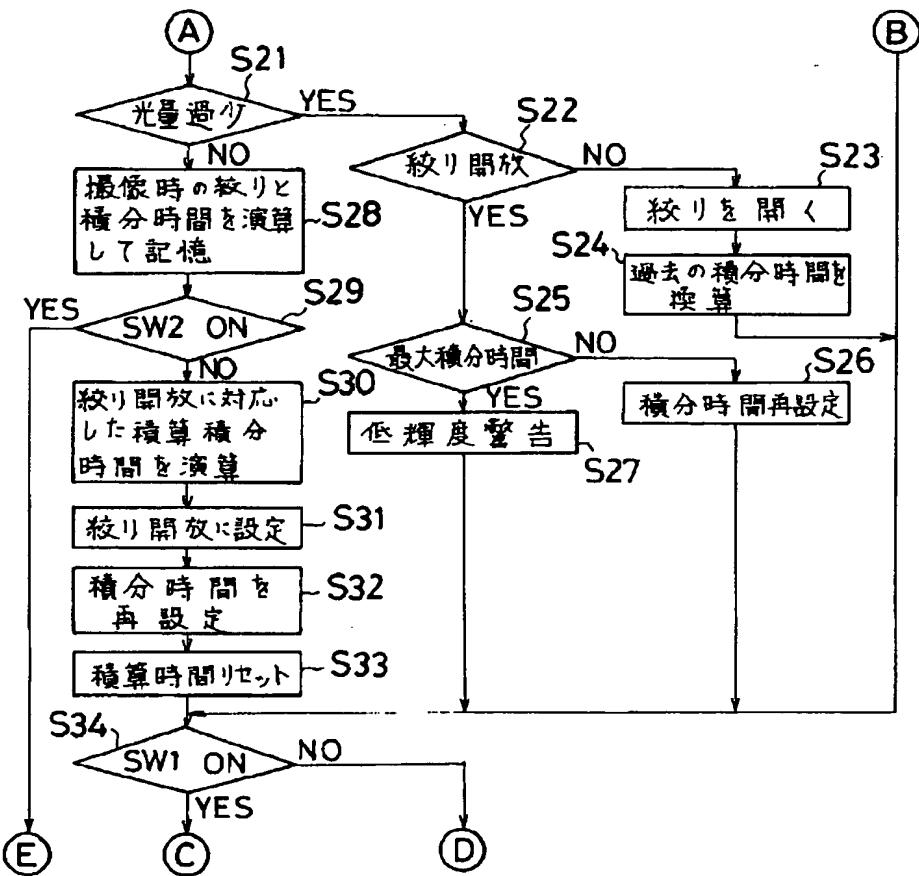
【図3】

図1の撮像装置の処理動作



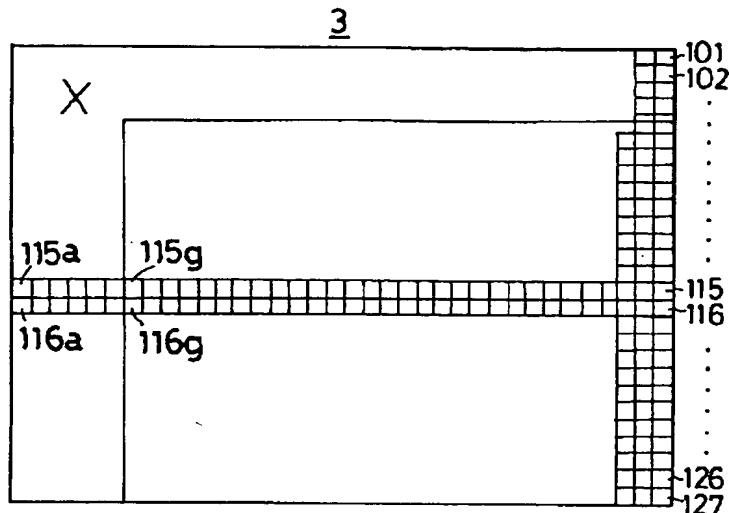
【図4】

図1の撮像装置の処理動作



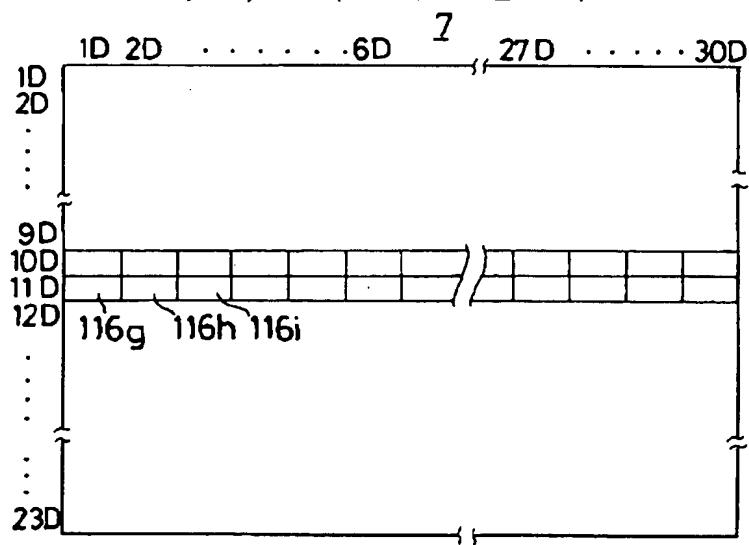
【図6】

撮像素子の撮像部の画素配置例



【図7】

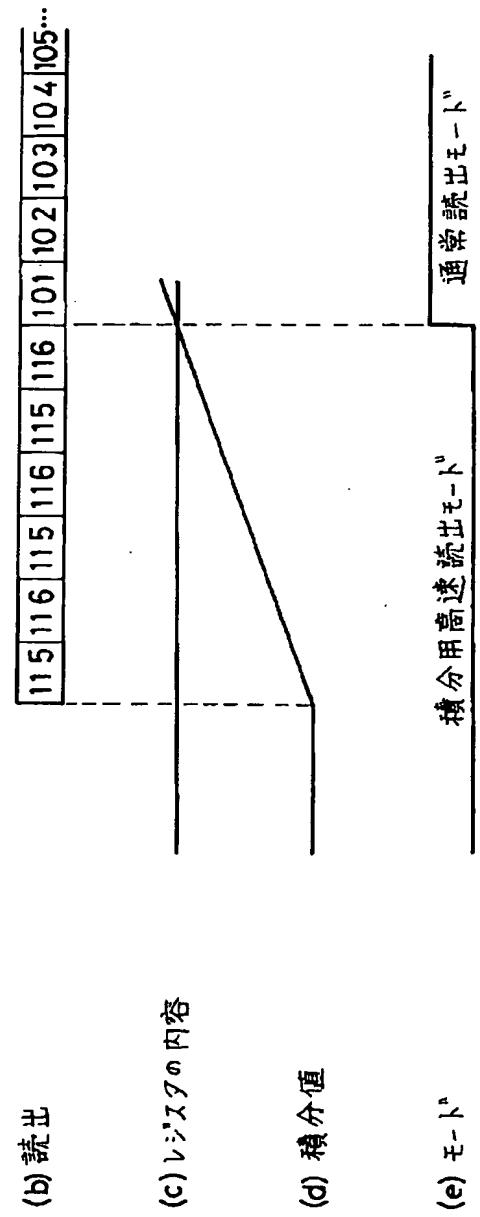
メモリの内部のアドレス割り付け例



【図8】

撮像素子にMOSセンサを用いた場合の動作タイミング

(a) リニア **101 102 103** **113 114 115 116 117** **124 125 126 127**



【図9】

図8に示す動作を改善した動作タイミング

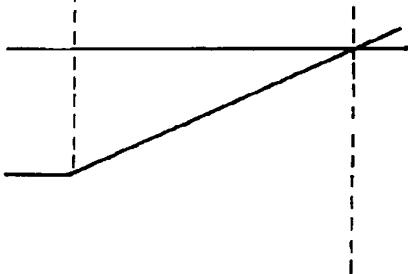
(a) クリア

115	116	114	117	113	118	102	101
-----	-----	-----	-----	-----	-----	-----	-----

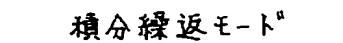
(b) 読出

115	116	115	116	115	116	114	117	104	127	103	102	101
-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----

(c) レジスタの内容



(d) 積分値



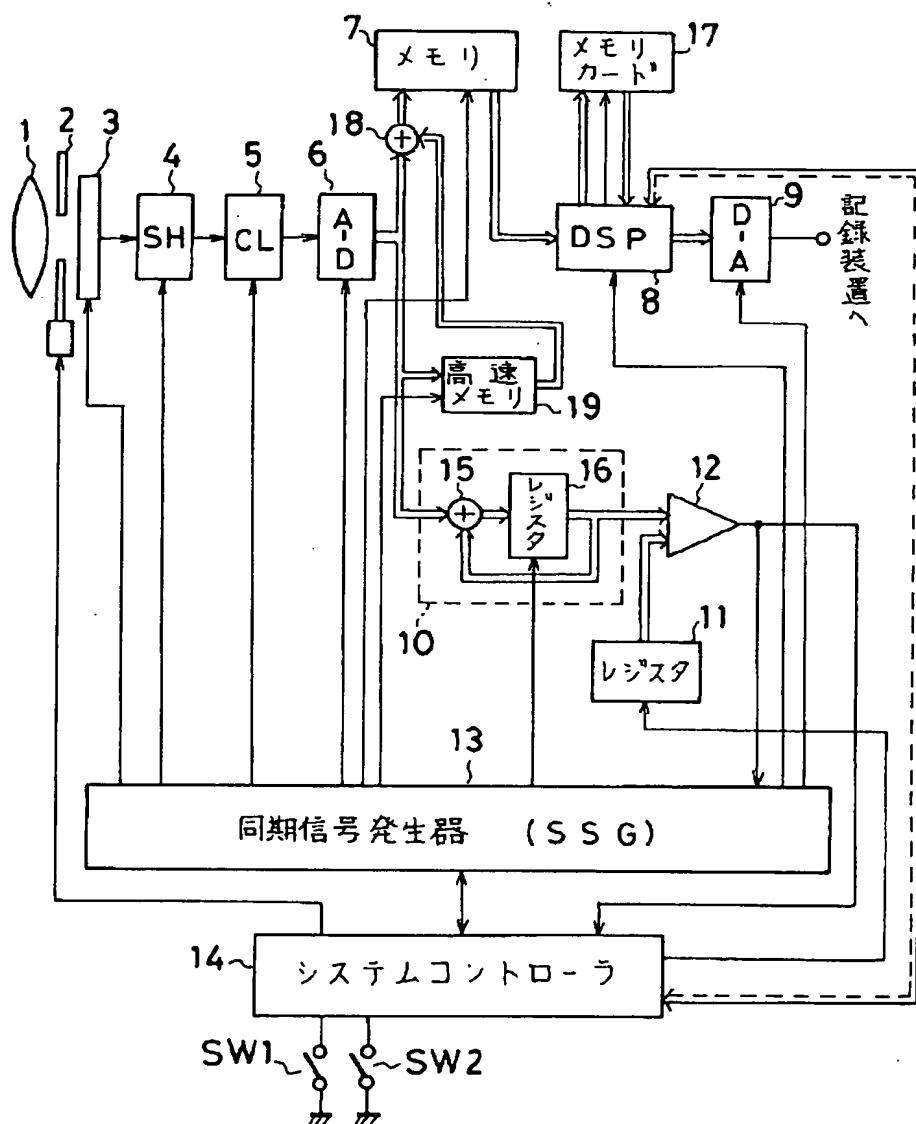
(e) モード

通常 読出モード

積分繰返モード

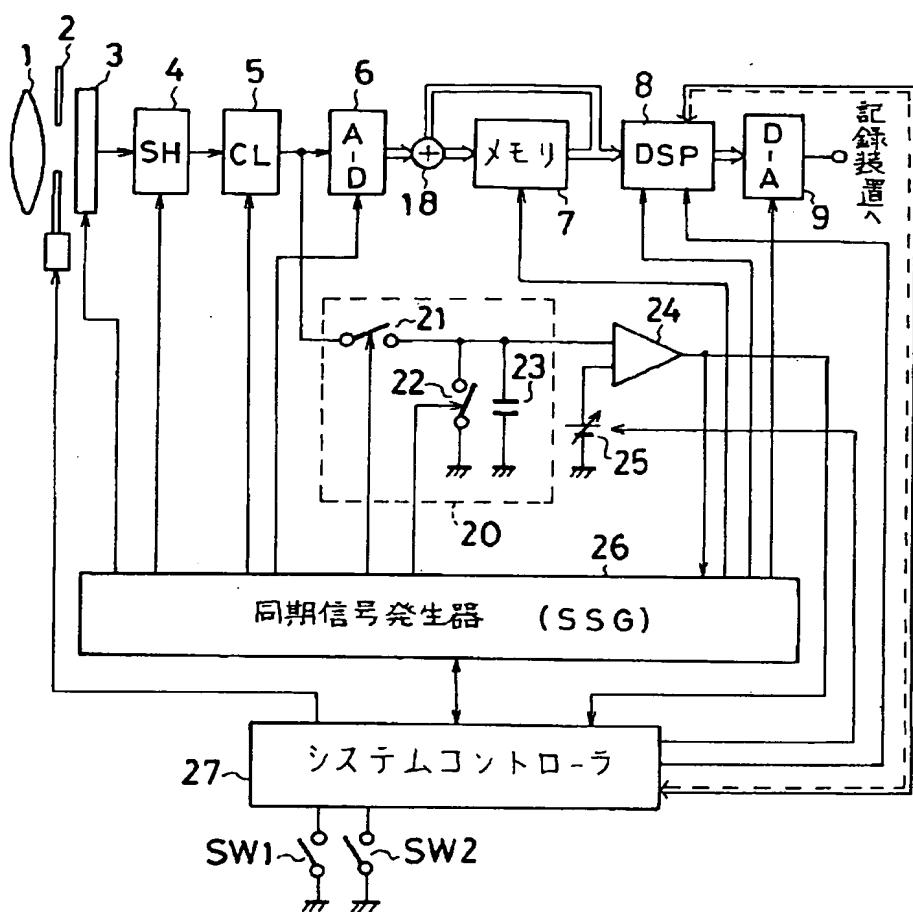
[図 10]

本発明の第2実施例の構成



【図11】

本発明の第3実施例の構成



20: 積分回路(測定手段)

27: システムコントローラ(処理手段)

【図12】

従来装置の構成

